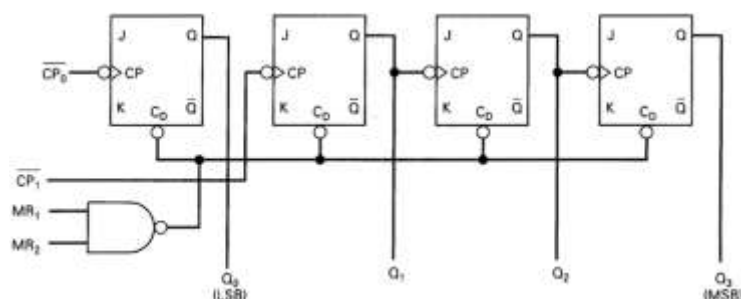


Laborator virtual Studiul circuitului '293 (4h)

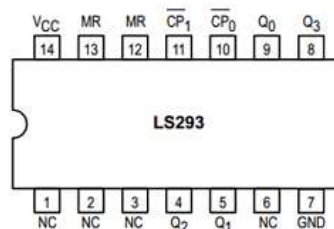
Circuitul '293 este subiectul a 3 tipuri de probleme pentru examen la Electronica Digitală.

1. Explicati functionarea unui numărător MOD X construit cu circuitul '293. (3p)
2. Folosind 2 numărătoare '293 proiectați un numărător care sa divizeze frecvența cu XX. (4p)
3. Proiectati un numărător asincron folosind 2 integrate '293 astfel încât să se obțină frecvențele $f/7$, $f/14$, $f/28$ și $f/84$, unde f este frecvența semnalului de ceas aplicat la intrarea sistemului. (4p)

Circuitul '293 are schema internă următoarea:



Schema internă



Pinout '293

Intrările JK, ale celor 4 bistabile, sunt legate intern la un potențial care le asigură starea H (high). Prin urmare fiecare bistabil divizează frecvența cu 2, deoarece fiecare bistabil este adus în starea de toggle. Atunci când cele 2 intrări de Memory Reset (MR1 și MR2) sunt amândouă în starea H, are loc resetarea (aducerea la 0 – zero) tuturor bistabilelor.

Întrebare de încălzire: Cum număra secțiunea cu intrarea de CLOCK pe CP1? Up sau Down?

Pentru învățarea răspunsului la problema de 3p

Tema 1. Implementati folosind laboratorul virtual de la adresa <https://cnic.ro/ed/lg/>. Fișierul grid rezultate trebuie incarat pe platforma <https://cnic.ro/ed/teme/>.

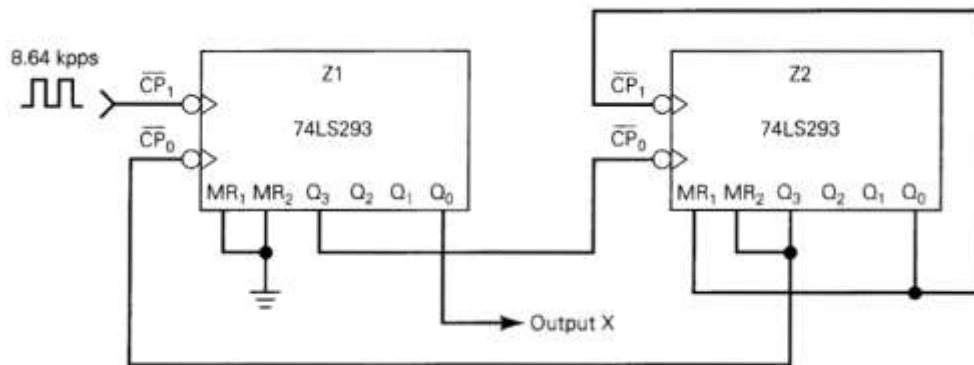
Tema 2. Incărcați ca și gate acest circuit într-un nou grid. Proiectati și implementați ca si grid folosind aceasta capsula sisteme care sa dividă frecvența de clock cu 2,3,...,16. Pentru unele din aceste divizoare de frecvență există mai multe soluții. Enumerați și discutați aceste variante în caietul de laborator. Folositi afisoare cu 7 segmente pentru a pune in evidenta starile bistabilelor.

Tema 3. Pentru divizarile cu cu 3, 7, 9 faceti diagramele temporale de functionare a divizorului folosind pagina [https://cnic.ro/ed/html/Generator de functii de unda logice.htm](https://cnic.ro/ed/html/Generator%20de%20functii%20de%20unda%20logice.htm). Fisierele tdiag rezultate trebuie incarcate pe platforma <https://cnic.ro/ed/teme/>.

Indicatie: Cititi cursul 08 paginile 9-15.

Pentru învățarea răspunsului la problemele de 4p

Fie schema de mai jos în care sunt folosite 2 integrate '293



Tema 4. Implementați această schemă într-un grid. Fișierul grid rezultat încărcați-l pe platforma de teme. Tema dvs este să **determinați frecvența la ieșirea X**. Mai întâi calculați frecvența la ieșirea Q3 a lui Z1 (cu cele 2 intrări MR legate la GND=L, cele 2 secțiuni divizează cu 2 și respectiv cu 8), la ieșirea Q0 a lui Z2, apoi la ieșirea Q3 a lui Z2 și, la sfârșit, frecvența la ieșirea X. Este bine să notați pentru fiecare secțiune funcția de calcul în acel punct (de forma $f_{i+1}=f_i/N$, unde N este factorul de divizare al secțiunii). De exemplu, dacă f este frecvența ceasului la intrarea CP1, atunci frecvența la ieșirea Q3 a lui Z1 este $f_1=f/8$, și așa mai departe.

Indicație: kpps (kilo pulse per second) == kHz. Circuitul Z2 este configurat, prin legăturile de reacție $MR_1=Q_0$ și $MR_2=Q_3$, ca și divizor cu 9 (numărător MOD 9). Vedeti exemplul cu MOD10 din cursul 08 (p.14).

Variante de probleme de 4p:

- Proiectați un numărător asincron MOD 196 folosind 2 integrate '293.

R. $196=2^2 \cdot 7^2$. Trebuie construite 2 divizoare MOD 2 și 2 divizoare MOD 7.

- Proiectați un numărător asincron MOD 156 folosind 2 integrate '293.

R. $156=2 \cdot 6 \cdot 13 \rightarrow$ Sunt necesare 3 divizoare de frecv MOD2, MOD6 și MOD13.

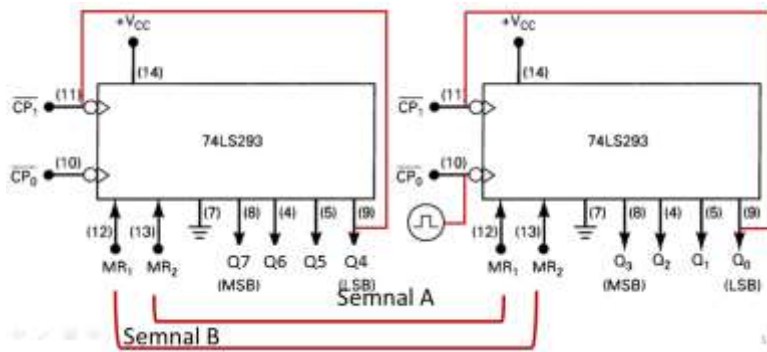
- Proiectați un numărător asincron MOD 147 folosind 2 integrate '293.

R. $147=3 \cdot 7 \cdot 7$. Am avea nevoie de 2 numărătoare MOD7 și unul MOD3. În acest caz, 2 circuite '293, par a nu fi suficiente pentru realizarea unui astfel de numărător. Nu se poate aplica modelul de mai sus! Vezi cum este implementat exemplul următor, pentru rezolvarea acestei probleme.

- Proiectati un numărător asincron MOD 149 folosind 2 integrate '293.

R. 149 este număr prim.

- Se leagă ieșirea Q0 la intrarea CP1 la fiecare dintre cele două circuite '293 (vezi schema de mai jos).
- Se leagă semnalul de clock de frecvența f , la CP0 al circuitului din dreapta (Z2) în schema de mai jos. În acest fel această secțiune va conține biții Q3-Q0.
- Se leagă ieșirea Q3 a circuitului din dreapta (Z2) la intrarea CP0 a primului circuit (Z1, cel din stânga). În acest mod, circuitul din stânga va avea biții de rang superior Q7-Q4.
- Cele două numărătoare trebuie resetate în același moment. Pentru aceasta se leagă împreună pini 12 și 13 ale celor 2 circuite (vezi figura de mai jos).



Pe intrările 12 se va aplica un semnal pe care-l notăm cu **A**, iar pe intrările 13 un alt semnal notat cu **B**.

Semnalele A și B trebuie generate de circuite ce decodifica starea finală $149_{10} = 10010101_2$.

În acest caz **A=Q7·Q4** și **B=Q2·Q0**. Prin urmare sunt necesare 2 circuite SI cu 2 intrări pentru a genera cele 2 semnale A și B.

Tema 5. Implementați schema de mai sus într-un grid. Fișierul grid rezultat încărcați-l pe platforma de teme. Verificați că această schemă asigură cerința din enunțul problemei. Urmăriți evoluția semnalelor A și B în decursul numărării folosind output-uri pentru evidențierea stării lor.