

Studiul numărătoarelor

În acest laborator se va studia funcționarea unui numărător programabil alcătuit din decodificatorul 74LS138 și numărătorul hexazecimal SN74193 (CDB4193).

Numărătoare: generalități

Numărătoarele se împart în două mari clase: a) numărătoare asincrone (*ripple counters*) și numărătoare sincrone (*synchronous counters*). Deosebirea esențială între cele două tipuri constă în modul în care este distribuit semnalul de ceas bistabililor care compun numărătorul.

- Dacă numai un bistabil (alocat celui mai puțin semnificativ bit) primește semnalul de ceas atunci avem de a face cu un **numărător asincron**.
- Dacă toți bistabilii primesc simultan semnalul de ceas atunci avem de a face cu un **numărător sincron**.

Prima condiție pentru a construi un numărător este să folosim bistabilul configurat ca divizor la 2 al frecvenței de ceas.

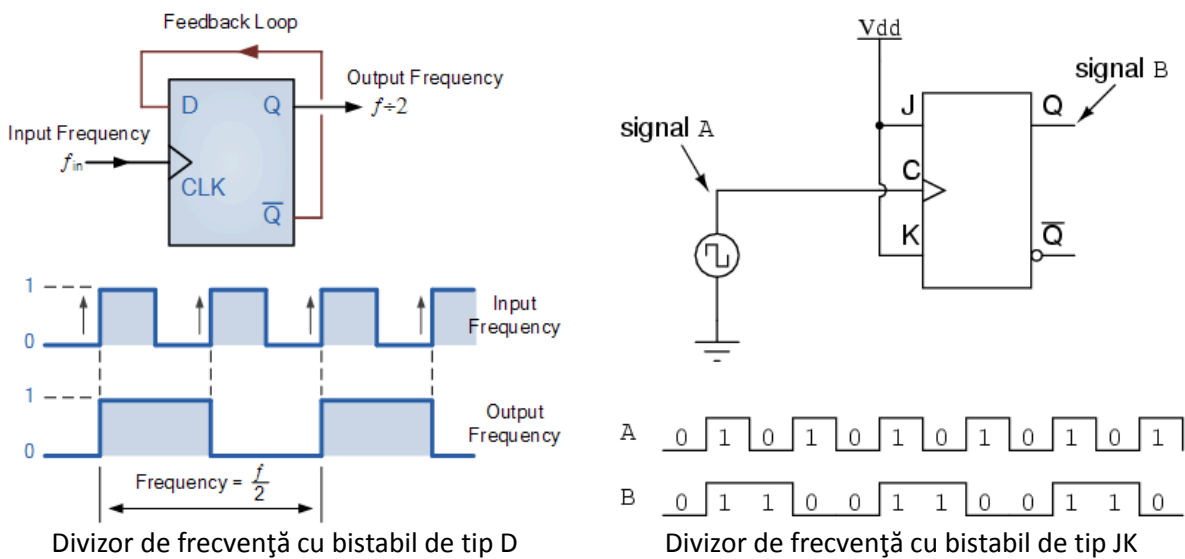
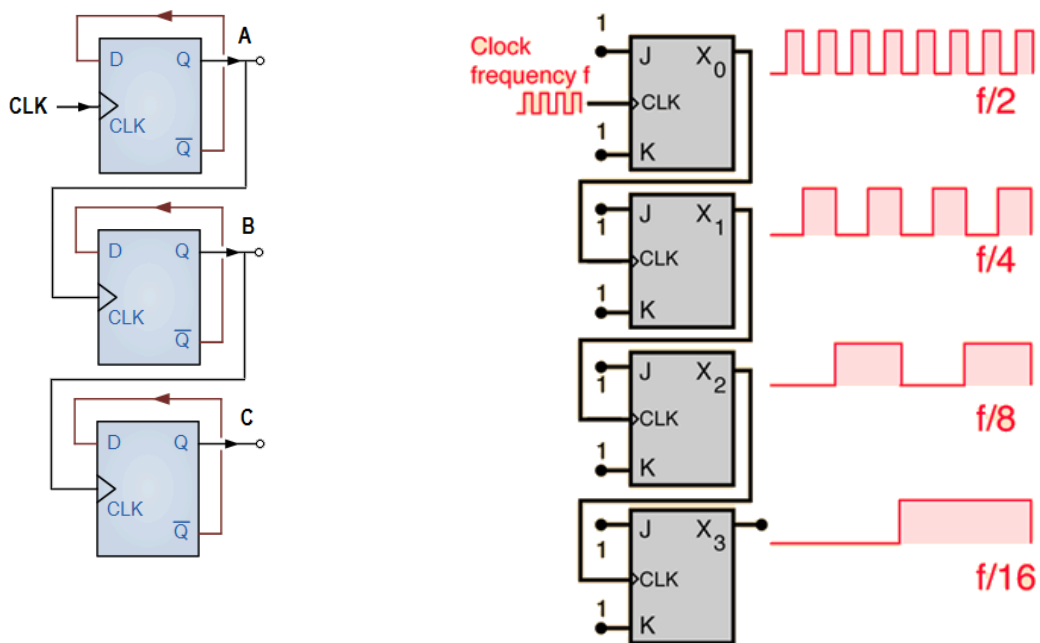


Fig. 1. Divizori de frecvență construiți pe baza bistabililor de tip D și JK.

Numărătoare asincrone



Numărător asincron cu bistabil de tip D

Numărător asincron cu bistabil de tip JK

Fig. 2. Numărătoare asincrone

Numărătoare sincrone

Problema cu numărătoarele asincrone este că întârzierea comutării devine foarte mare atunci când numărul de bistabili este mare. Principul funcționării bistabilelor sincrone se înțelege cel mai ușor pe bistabilii de tip T (vezi figura 3 și tabelul 1).

Se știe că bistabilii de tip T (**Toggle**) își schimbă starea pe frontul pozitiv al semnalului de Clock, atunci când intrarea T este în starea HIGH (vezi Anexa 1 pentru simbol și pentru tabela de funcționare).

Să analizăm momentele când este necesară comutarea bistabilului. În tabel am evidențiat stările cauză cu albastru, iar cu roșu sunt prezentate stările după bascularea bistabilului.

Ciclu de ceas	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Tabelul 1. Evoluția stărilor unui numărător cu 3 biți

Dacă analizăm momentele când are loc schimbarea la ieșirile Q_1 , Q_2 , Q_3 ,... constatăm că schimbarea are loc după regula:

- $T_1=Q_1$
- $T_2=Q_2Q_1$

- $T_3 = Q_3 Q_2 Q_1$

Cu alte cuvinte când toți bistabilii anteriori sunt în starea 1. O implementare a acestei idei este reprezentată în figura 3, unde putem observa circuitele de reacție necesare pentru a obține numărarea sincronă.

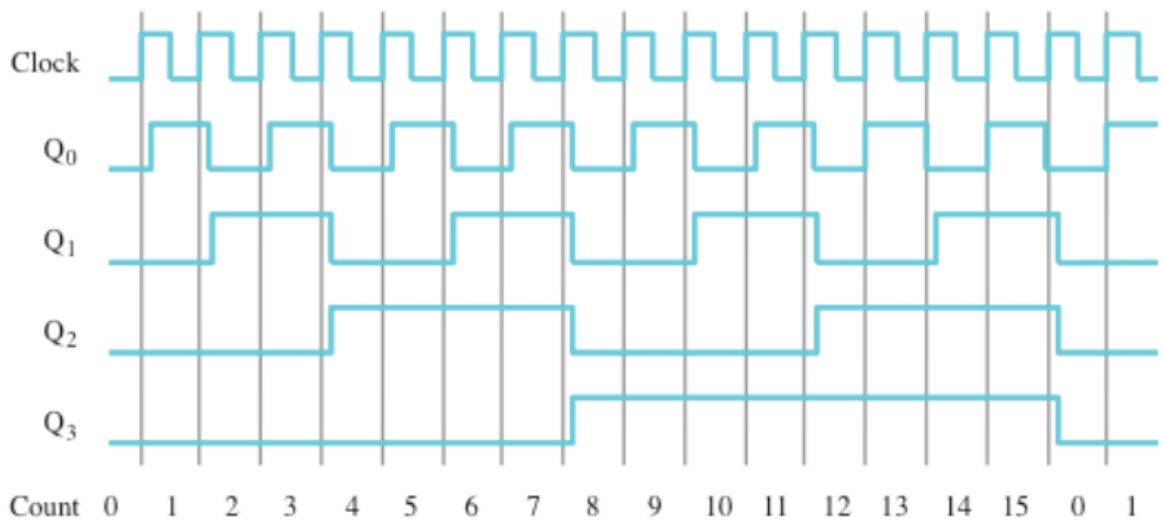
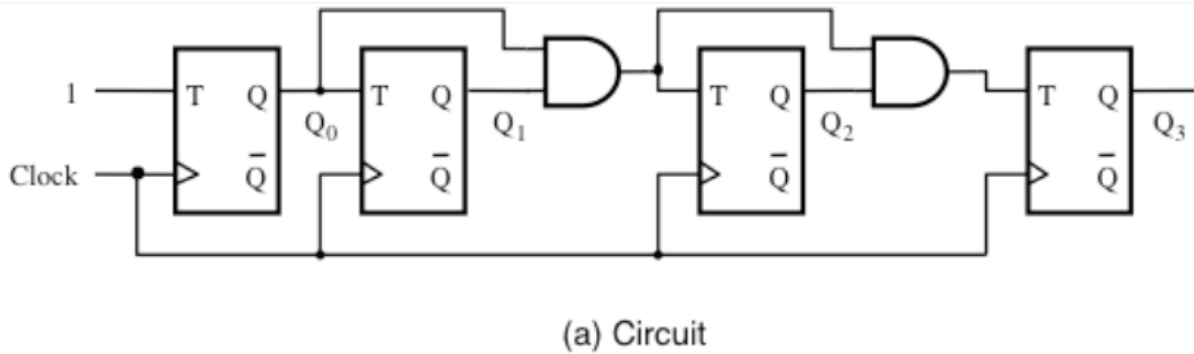


Fig. 3. Numărător sincron cu bistabili de tip T

Temă pentru acasă: Cu ajutorul aplicației Wronex realizați simularea acestui circuit.

Problema care se pune acum este dacă putem realiza un bistabil sincron folosind bistabili de tip D sau bistabili de tip JK. Raspunsul este că se poate. Rămâne doar de transformat acești bistabili în bistabili de tip T. Scheme echivalente, desenate în aplicația Wronex, sunt date în figura 5.

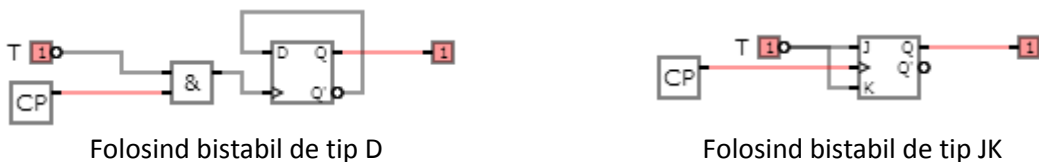


Fig. 4. Scheme echivalente pentru bistabili de tip T construite folosind bistabili de tip D sau de tip JK

Observăm imediat că bistabilul de tip D este costisitor în ceea ce privește necesarul de porți pentru a îl converti la un bistabil de tip T. Are nevoie de o poartă și (AND)

Temă pentru acasă: Cu ajutorul aplicației Wronex realizați simularea unui numărător sincron realizat cu bistabili de tip JK.

Circuitele integrate folosite in laborator

74LS138 - 1-OF-8 DECODER/DEMULTIPLEXER

Circuitul LS138 este un decodificator de mare viteză ce permite decodarea a 8 adrese. Ieșirile sunt de tip ACTIV LOW. Pinul are trei intrări de adresare și 3 intrări de selecție (2 active LOW și 1 activă HIGH). Cu doar 3 astfel de circuite se pot decodifica 24 de adrese. Cu patru astfel de circuite plus un inversor se pot decodifica 32 adrese (vezi figura 6). Circuitul face parte din familia LOW POWER Schottky.

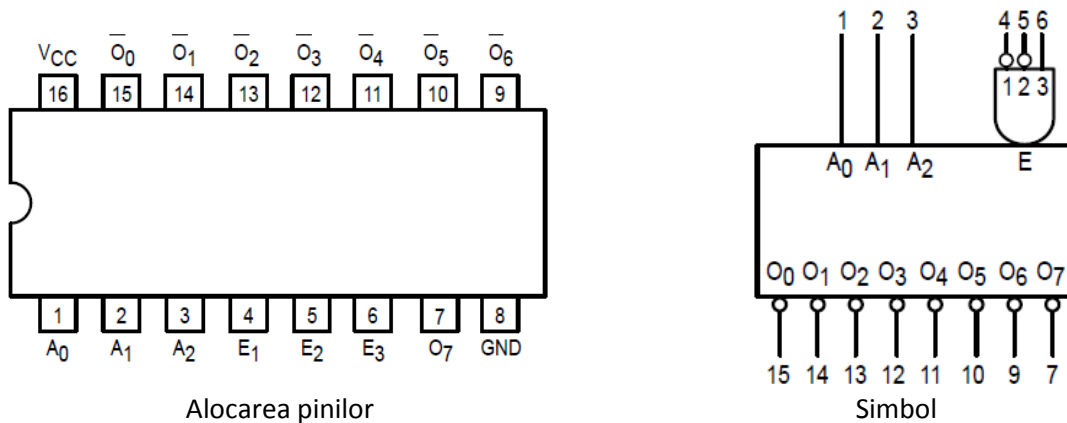


Fig. 5. Alocarea pinilor și simbolul circuitului 74LS138

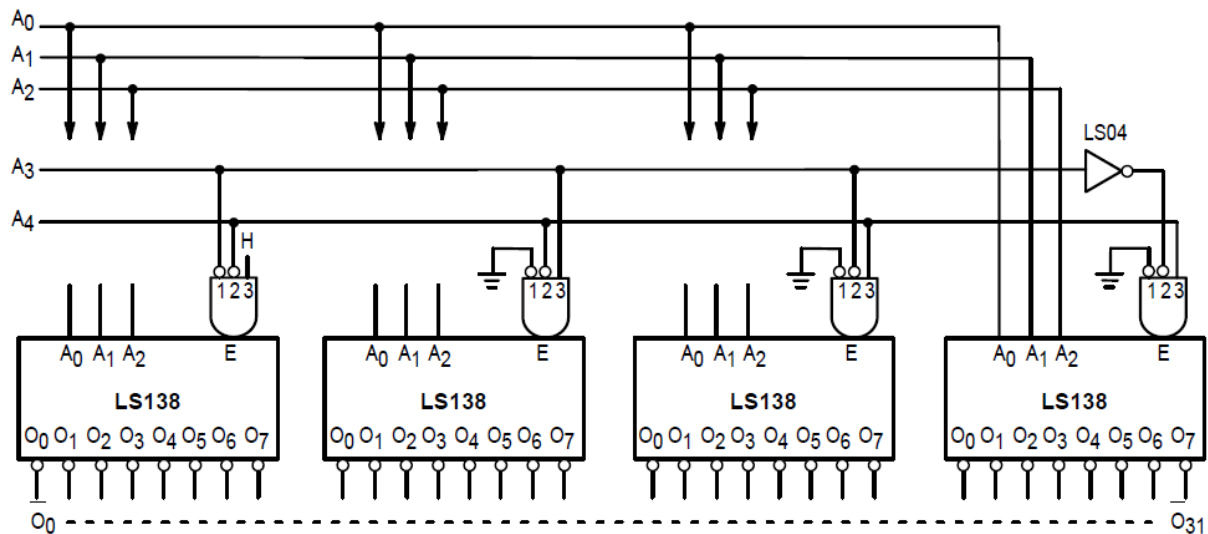


Fig. 6. Decodificator 5 biti (32 adrese) cu LS138

Semnificația pinilor și curentul de sarcină al ieșirilor sunt date în figura 3. Remarcăm definiția unității de încărcare pentru familia TTL:

1 TTL Unit Load (U.L.) = +40 μ A HIGH/ -1.6 mA LOW.

Mai exact un circuit din familia TTL standard are nevoie de 40 μ A pentru a aduce intrarea în starea HIGH. Acest curent INTRĂ în circuit (notat cu +). Pentru a aduce o intrare TTL în starea LOW este necesară extragerea unui curent de 1.6mA. Această asimetrie a curenților este specifică familiei TTL.

În cataloage semnificația semnului curenților (indiferent de faptul că este vorba despre o intrare sau de o ieșire) este următoarea: curenții care intră în circuit sunt pozitivi, iar cei care ies sunt

negativi. Vorbim aici despre sensul curentului fizic ce parcurge un pin al circuitului, pin diferit in general de pinul de masa (GND la TTL, sau VSS la CMOS) și pinul +Vcc, la TTL, respectiv VDD, la CMOS.

PIN NAMES

$\overline{A_0}-\overline{A_2}$	Address Inputs
$\overline{E_1}, \overline{E_2}$	Enable (Active LOW) Inputs
$\overline{E_3}$	Enable (Active HIGH) Input
O_0-O_7	Active LOW Outputs (Note b)

LOADING (Note a)

HIGH	LOW
0.5 U.L.	0.25 U.L.
0.5 U.L.	0.25 U.L.
0.5 U.L.	0.25 U.L.
10 U.L.	5 (2.5) U.L.

NOTES:

a) 1 TTL Unit Load (U.L.) = 40 μ A HIGH/1.6 mA LOW.

b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

Fig. 7. Semnificația pinilor și curentul de sarcină al ieșirilor circuitului 74LS138

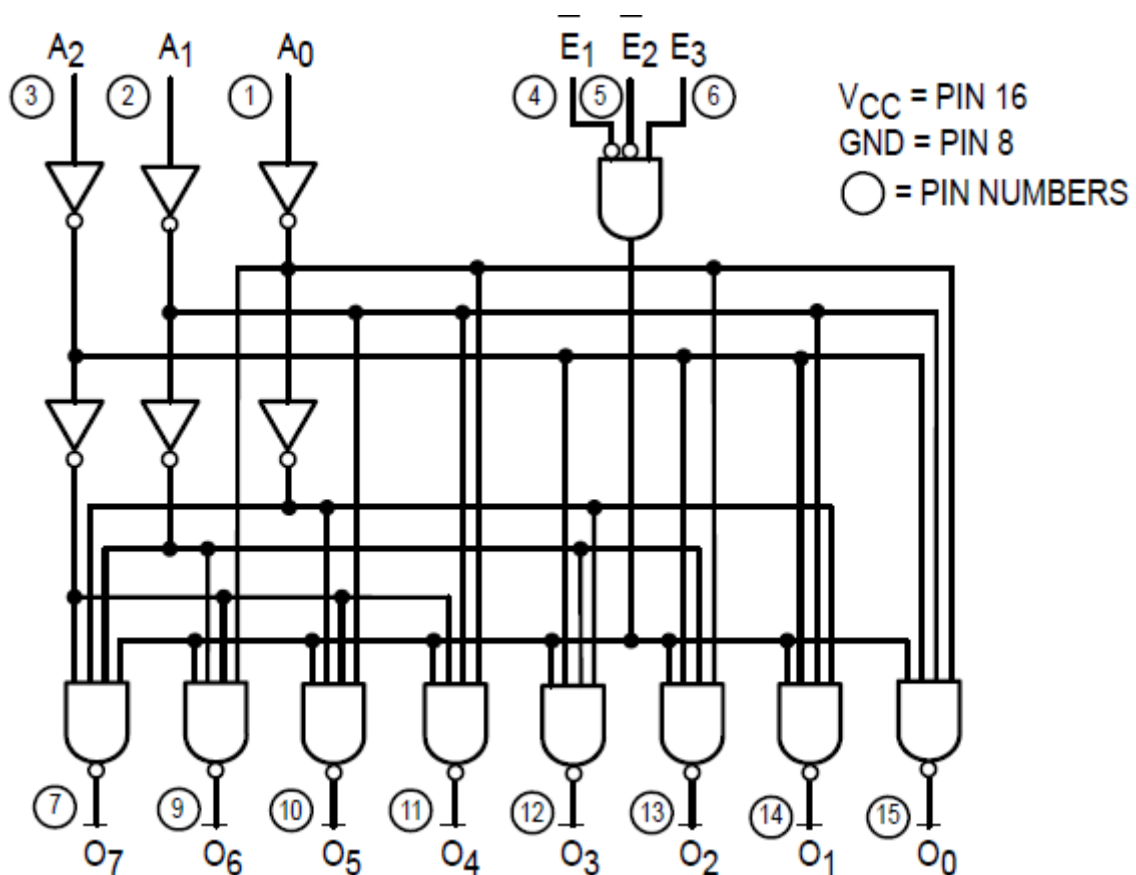


Fig. 8. Schema logică a circuitului 74LS138

Temă pentru acasă: Cu ajutorul aplicației Wronex realizați simularea funcționării acestui circuit.

SN74193 (CDB4193) SYNCHRONOUS 4-BIT UP/DOWN COUNTERS (DUAL CLOCK WITH CLEAR)

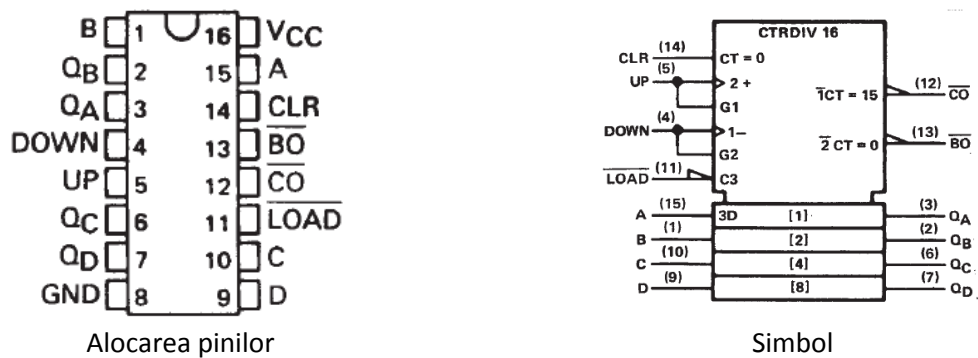


Fig. 5. Circuitul SN74193

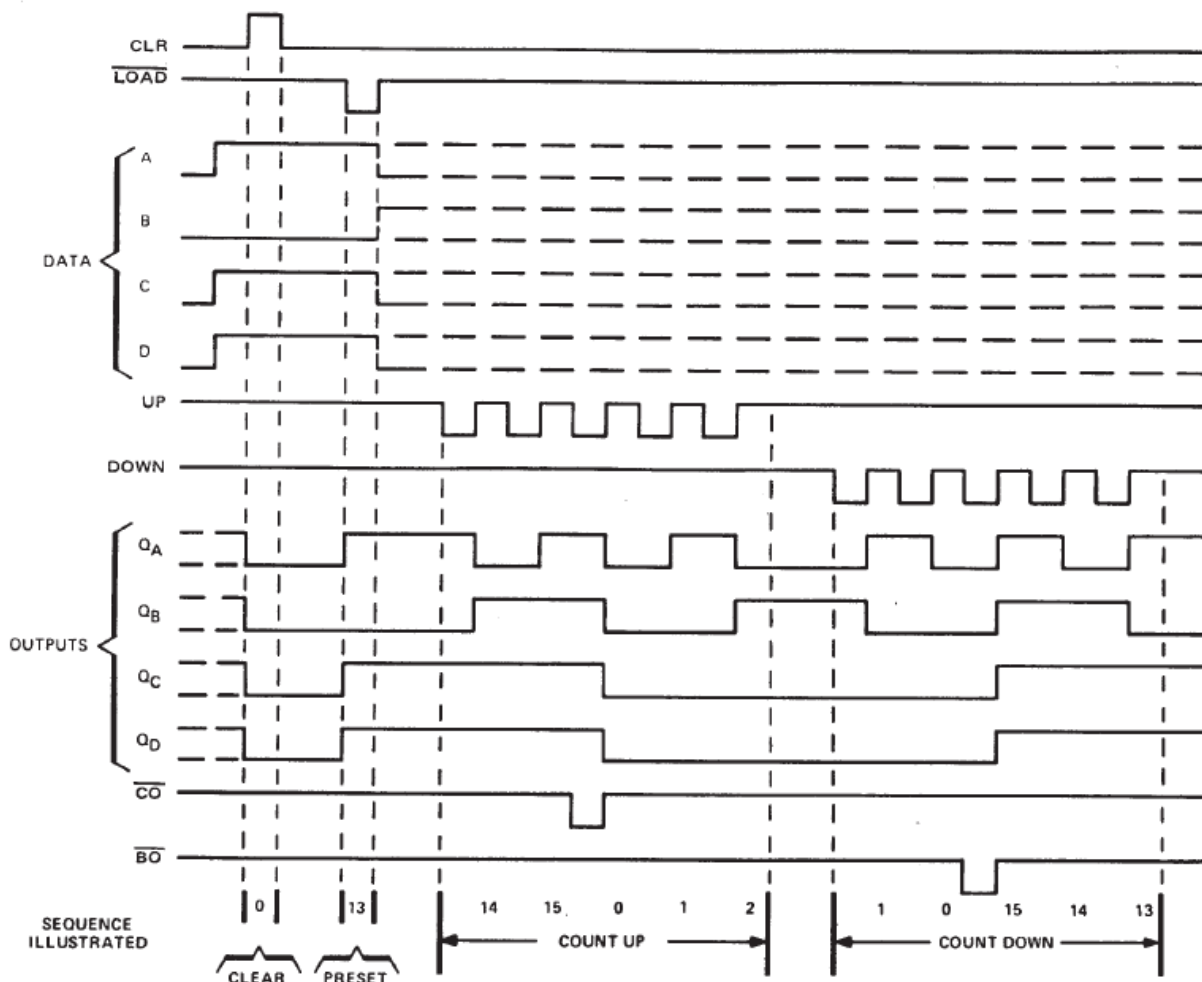


Fig. 6. Numaratorul 193: diagrame temporale

Temă pentru acasă: Cu ajutorul aplicației Wronex realizați schema acestui circuit.

Modul de lucru

Materiale necesare

1. Circuite: decodificatorul 74LS138 și numărătorul hexazecimal SN74193 (CDB4193)
2. Placi pentru prototipuri din plastic (breadboard)

3. Placa de testare, dotată cu: LED-uri, butoane, surse de 5V și 4 ieșiri TTL (ieșiri ale unui numărator hexazecimal - 4 biți – care incrementează/decrementează la apăsarea unuia dintre butoane)
4. Rezistențe de 1-10k Ω pentru aducerea intrărilor în starea HIGH
5. Fire de conexiune

Obiectivul lucrării

Lucrarea vizează înțelegerea funcționării unui numărator programabil. Cele două circuite permit implementarea ușoară a unui numărator programabil.

Ideea de funcționare este foarte simplă:

- Cei 3 pini de adresa ai circuitului LS138 sunt legați la 3 ieșiri distincte ale număratorului 193.
- Unde dintre ieșirile de selecție, să zicem Ox, a circuitului LS138 se leagă la intrarea LOAD a număratorului 193
- La intrările DCBA ale număratorului este programată hardware o anumită stare X=dcba
- Pe una dintre intrările de ceas ale număratorului se aplică un semnal dreptunghiular.
- Intrările de selecție E2 și E3 sunt legate astfel încât circuitul să fie selectat, iar intrarea de selecție E1 primește și ea semnalul de ceas.

Să presupunem că număratorul numără crescător (semnalul de ceas este aplicat pe CLK UP), ieșirea de selecție Ox este O6, iar intrările de adresa A2,A1,A0 sunt legate respectiv la QC,QB,QA. Atunci când număratorul atinge una dintre stările dcba =0110 sau 1110 decoderul generează semnalul LOAD și starea registrului se modifică în starea X. Să zicem că aceasta stare este dcba=0010(2). De aici încolo număratorul trece prin stările 3,4, 5, 6. Atunci când număratorul atinge cifra 6 număratorul se reîncarcă cu numărul 2 și ciclul se repetă indefinit (vezi diagrama temporală din figura 7).

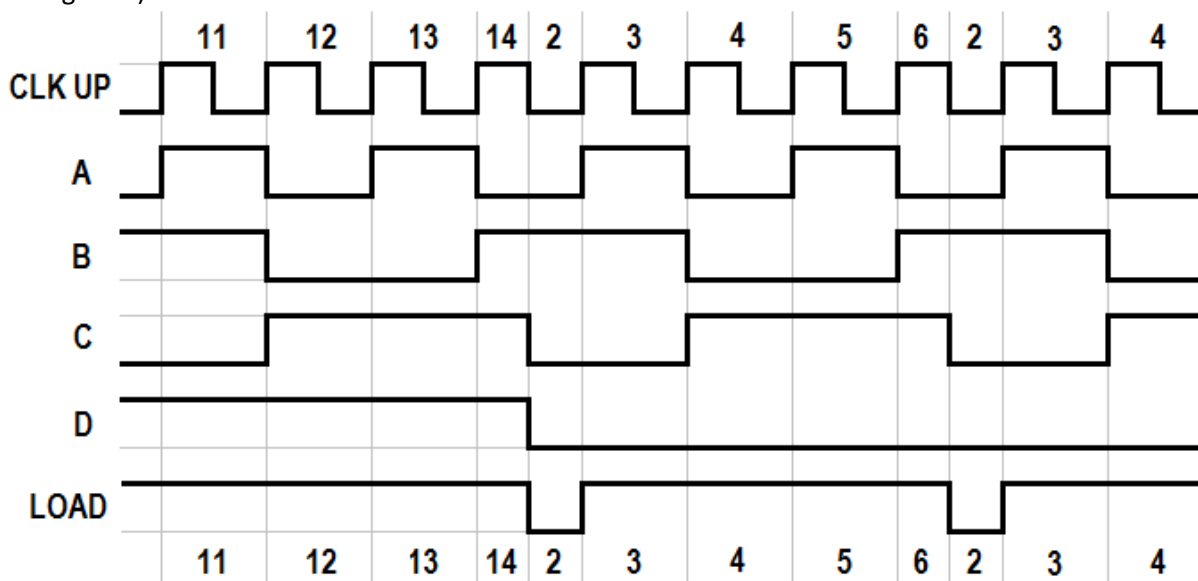
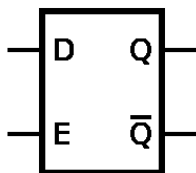


Fig.7. Diagrama temporală a număratorului programabil

Temă pentru acasă: a) Proiectați un numărator programabil, care să funcționeze pe aceeași idee, dar care să numere descrescător între 13 și 8. b) Realizați o simulare a schemei folosind aplicația Wronex. c) Folosind aplicația fritzing desenați conexiunile necesare pe placa de prototipuri (breadboard)

ANEXA 1. Simbolurile și tabela de funcționare a bistabililor

1) **Transparent Latch.** Intrarea E, este notata uneori cu C, atunci când este în starea HIGH, asigură transparența: $Q=D$ (ieșirea Q copiază starea intrării D)



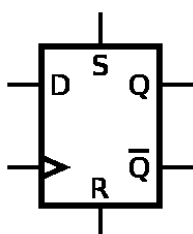
Simbol

Gated D latch truth table

E/C	D	Q	\bar{Q}	Comment
0	X	Q_{prev}	\bar{Q}_{prev}	No change
1	0	0	1	Reset
1	1	1	0	Set

Tabela de funcționare

2) **Bistabil de tip D** (cu memorare pe frontul pozitiv al semnalului de Clock)

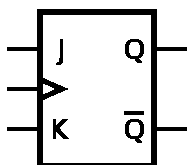


Simbol

Clock	D	Q_{next}
Rising edge	0	0
Rising edge	1	1
Non-Rising	X	Q

Tabela de funcționare

3) **Bistabil de tip JK** (cu memorare pe frontul pozitiv al semnalului de Clock)

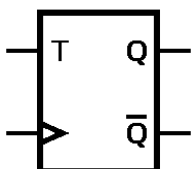


Simbol

J	K	Comment	Q_{next}
0	0	hold state	Q
0	1	reset	0
1	0	set	1
1	1	toggle	\bar{Q}

Tabela de funcționare

4) **Bistabil de tip T** (cu schimbarea starii pe frontul pozitiv al semnalului de Clock, atunci cand $T=H$)



Simbol

T	Q	Q_{next}	Comment
0	0	0	hold state (no clk)
0	1	1	hold state (no clk)
1	0	1	toggle
1	1	0	toggle

Tabela de funcționare

Funcționarea bistabilului de tip T se înțelege ușor dacă se observă ca circuitul își schimbă starea (basculează) numai când semnalul T este în starea HIGH (1).

ANEXA 2. Indicații generale pentru lucrul cu circuite digitale

1. Se montează pe socluri, **cu atenție**, circuitele date. Asistența cadrelor didactice la aceasta operație este indicată pentru a nu se rupe, prin îndoire repetată, pinii acestor integrate.
2. Obținerea la intrare a stărilor logice LOW (atât la TTL cât și la CMOS) se face prin legarea acestora **direct la 0V (GND)**
3. Obținerea la intrare a stărilor logice HIGH se face:
 - a. la **TTL** prin conectarea acestora, **prin intermediul unei rezistente de 1K, la +5V** (vezi figura 8a)
 - b. la CMOS prin conectarea acestora **DIRECT la +5V**.
4. **Interfațarea IESIRE TTL --> INTRARE CMOS** se face prin folosirea unei rezistențe de PULL-UP (1k Ω) legată la +5V (vezi figura 8).
5. TOATE CONEXIUNILE SE FAC **CU SURSA DE ALIMENTARE (5V) DECUPLATĂ**. Prin urmare ultima manevră care se face, înainte de verificarea unui circuit, este alimentarea montajului (cel de pe plăcuta de prototipuri).
6. **ÎN ACEST LABORATOR TOATE CIRCUITELE LOGICE SE ALIMENTEAZA LA 5V**. Această cerință este **obligatorie** deoarece circuitele logice TTL standard **se distrug la alimentarea cu o tensiune mai mare de 5.25V**.

Referințe Bibliografice

- [1] 74LS138, 1-of-8 Decoder/Demultiplexer, (unibuc.ro)
[2] SN74193, Synchronous 4-Bit up/down counters (dual clock with clear), (unibuc.ro)
[3] CD40193B, CMOS Presettable Binary Up/Down Counter (Dual Clock with Reset), (unibuc.ro)