

Sinteza funcțiilor logice cu 3 intrări cu porți NAND și cu MUX-uri

În electronica, comunicarea între două subsisteme digitale poate gândită la modul următor. Există o sursă de informație digitală, de regulă un registru, ale cărui semnale de ieșire, digitale, sunt conectate la un sistem de procesare a acestor semnale. Resultatul acestei procesări este prezentat sub forma unor semnale digitale care ajung la un alt registru, de ieșire. Cel mai simplu sistem de procesare digitală folosește (atât la intrare cât și la ieșire) *semnale digitale binare*. Adică semnale au doar două stări posibile : LOW și HIGH.

Există două mari clase de sisteme care procesează informația digitală binară: cu memorie sau fără memorie. Sistemele din prima clasă se numesc *secvențiale*, iar celelalte *combi-naționale*.

Datorită memoriei, cu care sunt dotate sistemele secvențiale, acestea produc la ieșire semnale în care contează istoria (ordinea) în care semnalele de la intrare sau modificat.

La sistemele combinaționale semnalele de ieșire depind **numai** de semnalele de intrare. Ele **nu tin cont de istoria** evoluției semnalelor de la intrare.

Înțelegerea sintezei Circuitelor Logice Combi-naționale formează obiectivul acestei lucrări.

Descrierea funcționării unui astfel de sistem se face, de regulă, cu ajutorul unor tabele. Starea semnalelor (de intrare/ieșire) poate fi reprezentată fie prin 0 și 1, fie prin L și H (de la LOW și HIGH). Un astfel de tabel descrie de fapt o funcție logică, iar matematica asociată cu aceste funcții se numeste algebră booleană, în onoarea matematicianului George Bool care s-a ocupat prima dată de ele.

În practică, datorită simplității construcției lor, sau impus câteva circuite simple care implementează funcții logice cu un singur semnal de ieșire. Acestea se numesc generic **porți logice**.

Una dintre cele mai des utilizate în sinteza sistemelor logice este poarta NAND cu două intrări. În laborator vom întâlni circuite integrate care incorporează 4 astfel de porți: circuitul 7400 (din familia TTL, [1]) sau circuitul 74HC00 (din familia CMOS) [2]. Alocarea pinilor acestor integrate este dată în figura 1.

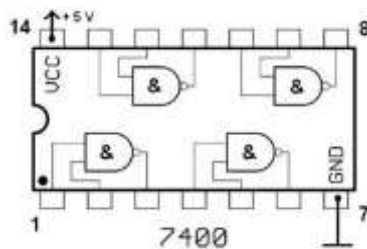


Fig. 1. Configurația pinilor la SN7400 (CDB 400) și 74HC00

În laboratorul acesta vor fi folosite două circuite TTL CDB400 cu ajutorul cărora studenții vor construi câteva funcții logice.

O alta cale simplă de a implementa sisteme combinaționale este folosirea multiplexoarelor. Ele sunt notate pe scurt MUX. MUX-urile sunt circuite logice combinaționale cu 2^n intrări și o singură ieșire care permit transmiterea informației ce provine de la un singur semnal de intrare. Selecția semnalului de intrare, care va fi *copiat* la ieșire, se face folosind n semnale de adresare.

Spre exemplu, în laborator vom folosi un MUX 4 – 1 (citit 4 la 1). Adică are 4 intrari care pot fi multiplexate către o singura ieșire. Pentru selecția unuia dintre cele 4 semnale de intrare sunt necesare doar două semnale de adresare. Vom folosi circuitul integrat SN74153 (în varianta românească, CDB4153) care conține două astfel de MUX-uri. În plus fiecare MUX are propria intrare STROBE, activă în starea LOW. Mai precis, semnalul selectat este copiat la ieșire **numai atunci** când semnalul STROBE este în starea LOW. Când semnalul STROBE este în starea HIGH ieșirea este forțată în starea LOW.

Deoarece dorim implementarea unor funcții cu trei intrări vom mai folosi și circuitul CD40257 (din familia CMOS). Acesta conține 4 MUX-uri 2 - 1 și are în plus o intrare OUTPUT DISABLE

care permite trecerea tuturor ieșirilor în starea de impedanță mare (stare notată cu Z în tabelele de funcționare).

Sinteza porților elementare cu ajutorul porților NAND

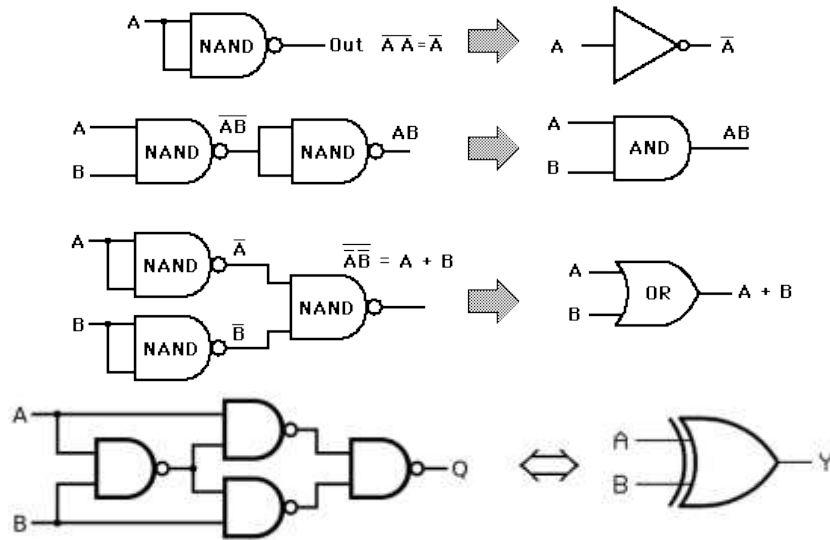
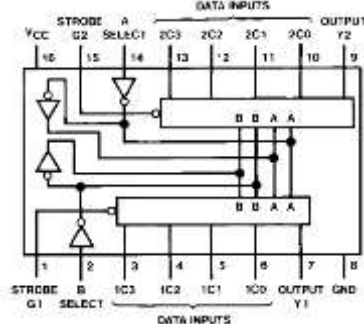


Fig. 2. Sinteza NOT, AND, OR și XOR cu porți NAND cu două intrări

Circuitele integrate folosite în laborator

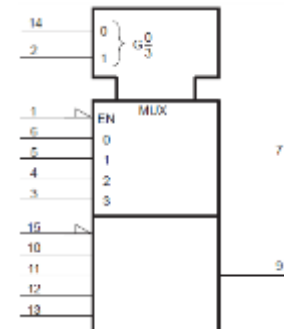
Circuitul SN74153 (CDB4153) - Dual 4-Line to 1-Line (în tehnologie TTL)



Alocarea pinilor

Select Inputs		Data Inputs				Strobe	Output
B	A	C0	C1	C2	C3	G	Y
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

Tabela de funcționare



Simbol

Fig. 3. Circuitul SN74153 (CDB4153)

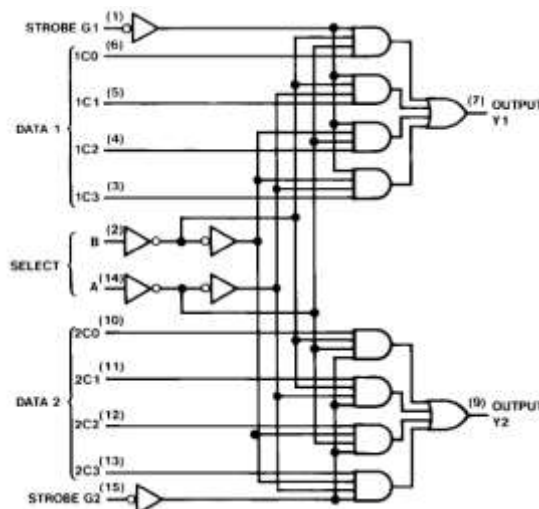


Fig. 4. Schema logică a circuitului SN74153

Temă pentru acasă: Cu ajutorul aplicației Wronex realizați simularea funcționării acestui circuit.

Circuitul integrat CD40257 - QUAD 2-1 MUX (în tehnologie CMOS)

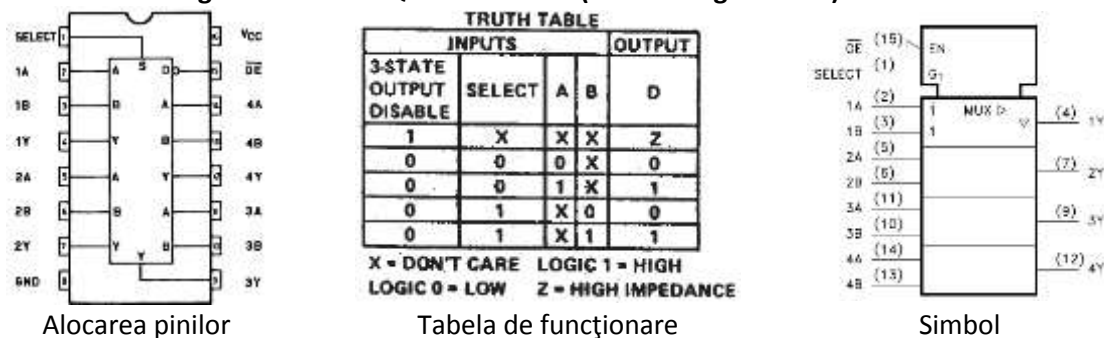


Fig. 5. Circuitul CD40257 4 MUX-uri 2-1 (CMOS)

Nota. Intrarea OUTPUT DISABLE este notată \overline{OE} ca la circuitul, din catalogul căruia au fost extrase alocarea pinilor și simbolul. Circuitul M74HC257 are aceeași alocare a pinilor și realizează aceeași funcție logică cu a circuitului CD40257.

Modul de lucru

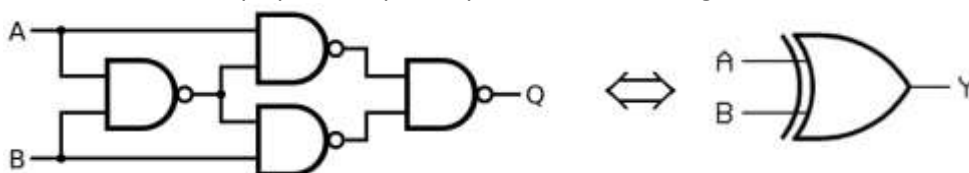
Materiale necesare

1. Circuite integrate: CDB 400 (2 buc), SN74153 (1 buc) și CD40257 (1 buc).
2. 4 rezistente de 1kΩ.
3. Plăci pentru prototipuri din plastic (breadboard).
4. Placa de testare, dotată cu: LED-uri, butoane, surse de 5V și 4 ieșiri TTL (ieșiri ale unui numărator hexazecimal -4 biti – care incrementează/decrementează la apăsarea unuia dintre butoane)
5. Fire de conexiune

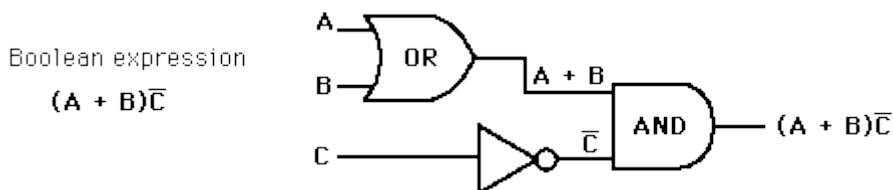
Partea 1. Sinteza funcțiilor logice cu porți NAND

La această secțiune se folosesc cele două circuite 7400.

Tema: Se realizează pe placa de prototipuri schemele din figura 6.



a. Sinteza unui XOR cu NAND-uri



b. Sinteza funcției $(A+B)\overline{C}$ cu porți NAND (indicație: vezi Anexa)

Fig. 6. Scheme de realizat pe placa de prototipuri la secțiunea 1.

Partea 2. Sinteza funcțiilor logice cu circuite MUX

La acesta secțiune se folosesc cele două circuite MUX SN74153 și CD40257

Schema care trebuie construită pe placa de prototipuri este dată în figura 7.

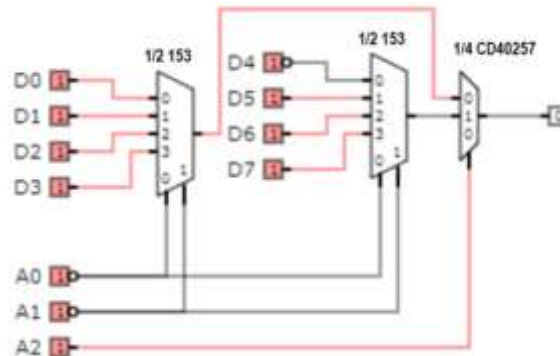
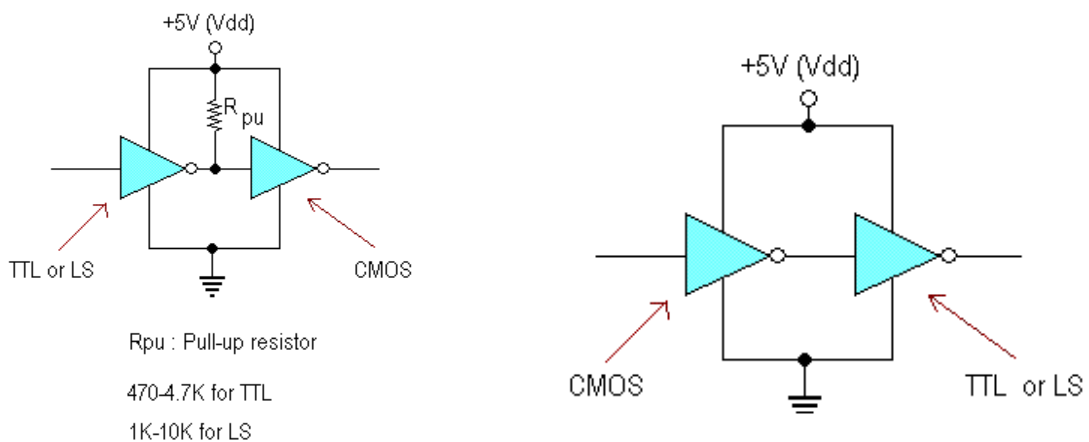


Fig. 7. Implementarea unei funcții logice arbitrare folosind un circuit SN74153 (TTL) și un circuit CD40257 (CMOS)

Tema pentru acasa: Cu ajutorul aplicației Wronex simulați schema de mai sus.

Întrucât cele două intrări de selecție ale CD40257 (care sunt intrări de tip CMOS cu V_{IH} de minim 3.5V, atunci când circuitul este alimentat la 5V) sunt comandate de ieșirile TTL (ale circuitului 153, care asigură maxim 3.4V la ieșire în starea HIGH), sunt necesare acțiuni suplimentare pentru interfațarea celor două circuite. Soluția este foarte simplă: se folosesc două rezistențe de PULL-UP (legate la +5V) pentru a ridica peste +3.5V nivelul HIGH al ieșirilor TTL (vezi figura 8). Două rezistențe de circa 1k Ω vor asigura această interfațare.



a) Ieșire TTL, intrare CMOS

b) Ieșire CMOS, intrare TTL

Fig. 8. Interfațarea TTL cu CMOS (ambele alimentate la +5V)

Notă. Dacă alimentarea CMOS se face la +3.3V atunci nu mai este nevoie de rezistență de interfațare în situația din figura 8a.

Temă pentru acasă: Cu ajutorul aplicației Fritzing desenați conexiunile necesare pentru realizarea schemelor din acest laborator (în esență doar figurile 6 și 7, unde se va ține cont și de indicațiile din figura 8).

Indicații generale pentru lucrul cu circuite digitale

1. Se montează pe socluri, **cu atenție**, circuitele date. Asistența cadrelor didactice la aceasta operație este indicată pentru a nu se rupe, prin îndoire repetată, pinii acestor integrate.
2. Obținerea la intrare a stărilor logice LOW (atât la TTL cât și la CMOS) se face prin legarea acestora **direct la 0V (GND)**
3. Obținerea la intrare a stărilor logice HIGH se face:
 - a. la **TTL** prin conectarea acestora, **prin intermediul unei rezistențe de 1K, la +5V** (vezi figura 8a)
 - b. la **CMOS** prin conectarea acestora **DIRECT la +5V**.
4. **Interfațarea IESIRE TTL --> INTRARE CMOS** se face prin folosirea unei rezistențe de PULL-UP (1k Ω) legată la +5V (vezi figura 8).
5. **TOATE CONEXIUNILE SE FAC CU SURSA DE ALIMENTARE (5V) DECUPLATĂ.** Prin urmare ultima manevră care se face, înainte de verificarea unui circuit, este alimentarea montajului (cel de pe plăcuta de prototipuri).
6. **ÎN ACEST LABORATOR TOATE CIRCUITELE LOGICE SE ALIMENTEAZA LA 5V.** Această cerință este **obligatorie** deoarece circuitele logice TTL standard **se distrug la alimentarea cu o tensiune mai mare de 5.25V.**

ANEXA

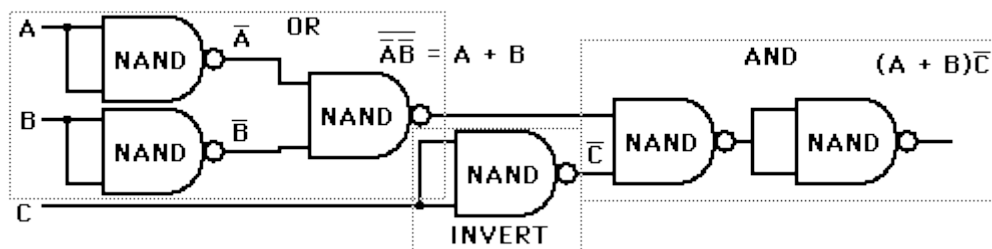


Fig. 9. Sinteza funcției $(A+B)\cdot\bar{C}$ cu porți NAND

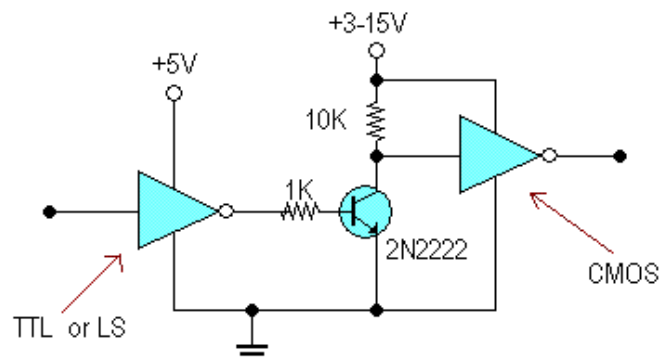


Fig. 10. Interfața: ieșire TTL (alimentat +5V) --> intrare CMOS (alimentat între +3 și +15V)

Referințe Bibliografice

- | | |
|--|---|
| [1] SN7400, (CDB400) unibuc.ro , TTL standard | [5] M74HC257 unibuc.ro , CMOS high speed |
| [2] SN74HC00, unibuc.ro , CMOS high speed | [6] Aplicația Wronex unibuc.ro |
| [3] SN74153 (CDB4153) unibuc.ro , TTL | [7] Aplicația Fritzing se descarcă de la adresa:
http://fritzing.org |
| [4] CD40257 unibuc.ro , CMOS | |